



Univerza v Ljubljani
Fakulteta
za računalništvo
in informatiko

Seminarska naloga : ALE enota v QCA

UNI RS 4.letnik – Optične in nanotehnologije

Ljubljana, 25.11.2008

Vlado Dimitrieski

Matej Simčič

Matej Peršolja

Luka Finžgar

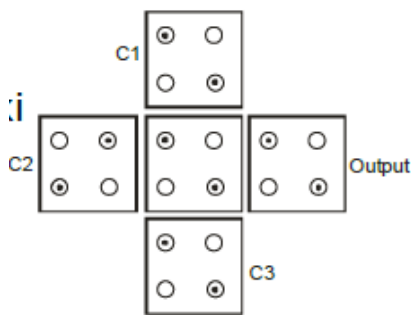
1. UVOD

Kvantni celični avtomati (QCA) se smatrajo kot ena izmed možnih alternativnih tehnologij, ki naj bi zamenjale CMOS tehnologijo, ko bo ta v nekaj letih dosegla svoje meje (ko miniaturizacija tranzistorja ne bo več možna). Prednosti QCA v primerjavi s CMOS so predvsem v nizki porabi energije, možnosti hitrega takta ter križanja vodil. Največji problem pa glede na današnjo tehnološko izvedbo predstavlja delovanje le ob zelo nizki temperaturi.

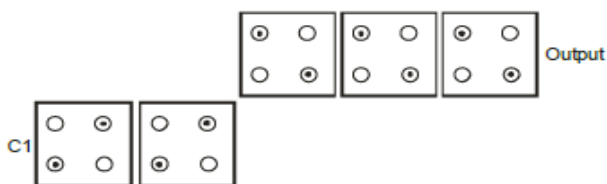
Osnova QCA je qca celica, kjer so štiri polprevodiške kvantne pike s pozitivnim privlakom. V celici sta tudi 2 elektrona, ki se lahko prosto gibata (tunelirata) med 4 pikami v celici. Elektroni silijo k stabilnem stanju, kjer so elektrostatične sodebojne sile med njimi najmanjše (v diagonalno lego). Torej imamo v qca celici 2 možni stanji postavitve elektronov, kar nam predstavlja logično ničlo in enico.

S povezovanjem večih celic dobimo različna logična vrata, ki predstavljajo osnovo za računanje.

Majoritetna vrata nam lahko glede na postavitev vhoda služijo kot AND ali OR vrata.



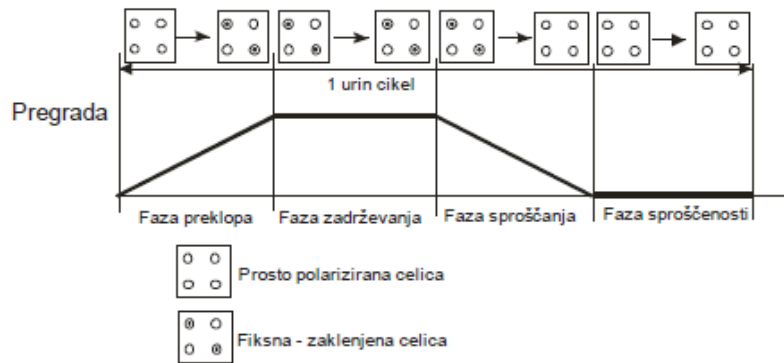
Najenostavnejši negator lahko naredimo tako, da celice staknemo v vogalih.



Z AND/OR vrati ter negatorjem dobimo funkcijsko poln sistem in lahko realiziramo poljubno logično funkcijo.

Ker so celice le v 2 stanjih in se stanje spreminja glede na stanje sosednjih celic, moramo imeti nek mehanizem, ki nam določi v kateri smeri se bodo spreminjala stanja (=določanje vrstnega reda operacij). Za ta namen se vpelje ura, ki pa nam služi tudi za ojačanje signala. Ura je tu dejansko mišljena kot električno polje, ki kontrolira pregrade znotraj celic in s tem nadzoruje prehode elektronov med pikami. Ura v QCA ima štiri faze: fazo

preklopa, fazo zadrževanja, fazo sproščanja in fazo sproščenosti.



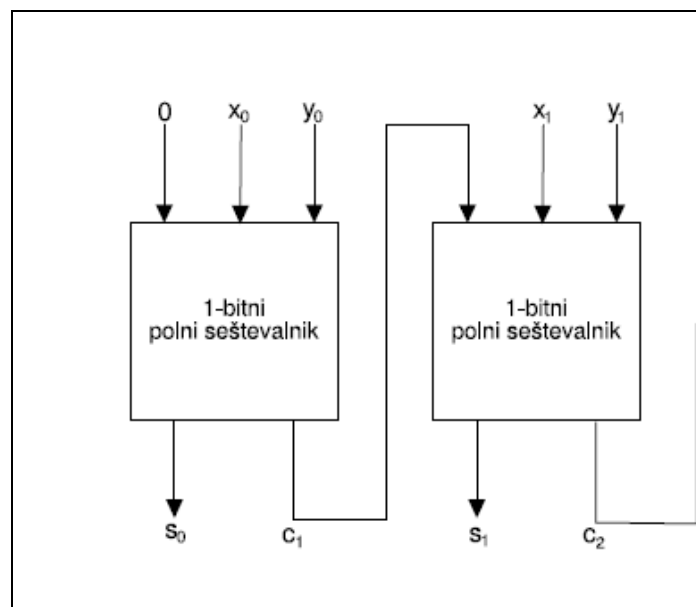
2.NALOGA

Pri predmetu Optične in nanotehnologije smo dobili nalogo, da z orodjem QCA Designer sestavimo enostavno 2-bitno ALE enoto, ki bo sposobna seštevanja, odštevanja (z zastavico za preliv) ter izvedbe poljubne dvojiške funkcije.

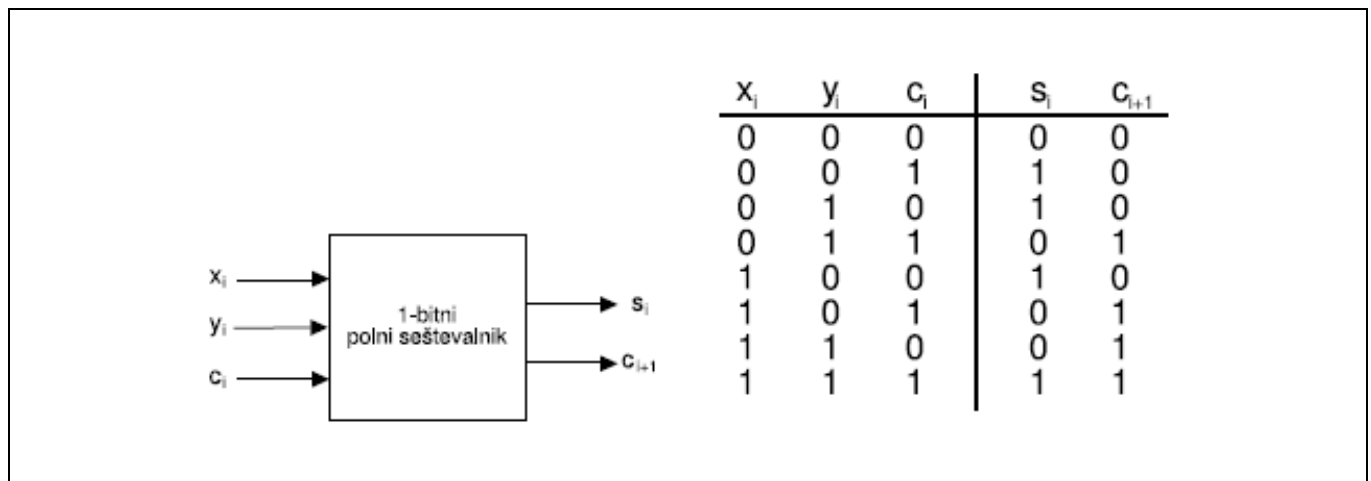
3.REŠITEV

3.1 DVO-BITNI SEŠTEVALNIK

Naredili smo dvo-bitni seštevalnik s plazovitim prenosom, torej smo povezali dva polna 1-bitna seštevalnika.



Seštevalnik, ki deluje na spodnjem bitu, ima carry izhod povezan na carry vhod naslednjega 1-bitnega seštevalnika. Carry vhod seštevalnika na spodnjem bitu pa je postavljen na logično ničlo. 1-bitni seštevalnik deluje po naslednji tabeli in log. enačbah:



$$S = X \text{ xor } Y \text{ xor } C_{in}$$

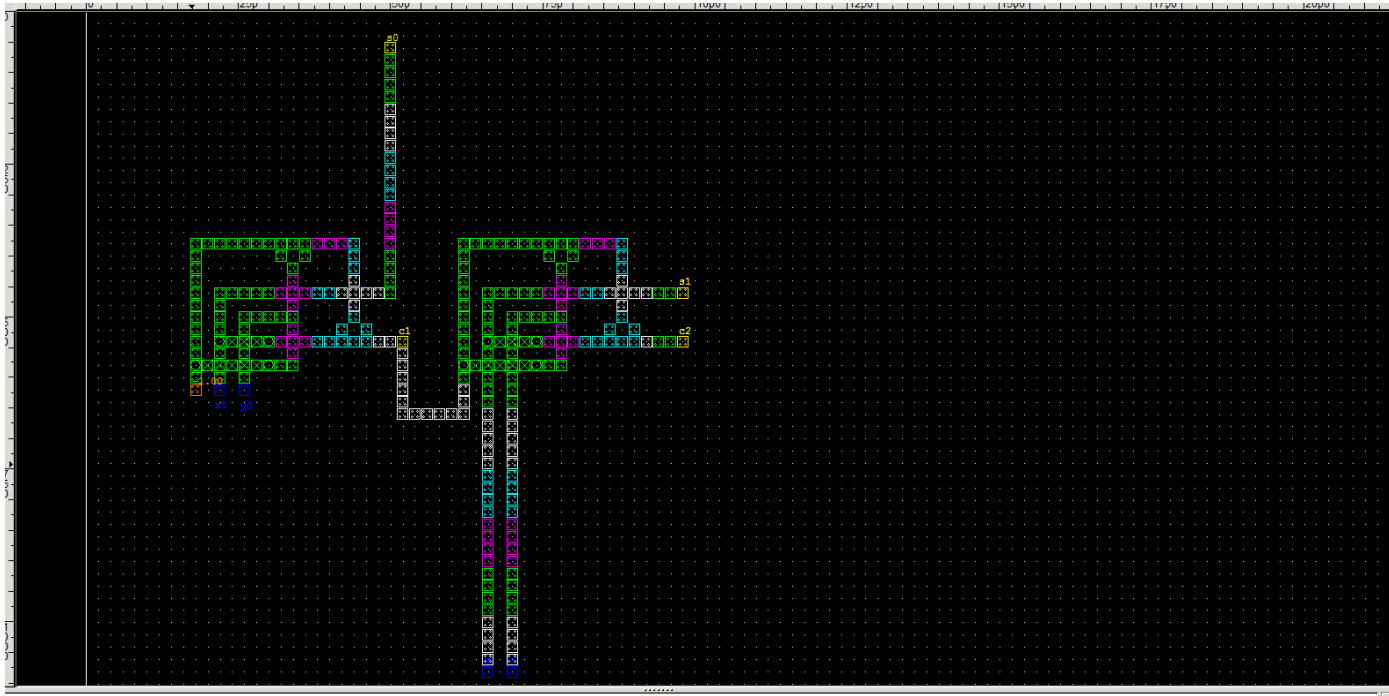
$$C_{out} = XY + C_{in}Y + C_{in}X$$

3.1.1 REALIZACIJA SEŠTEVALNIKA S KVANTNIM CELIČNIM AVTOMATOV

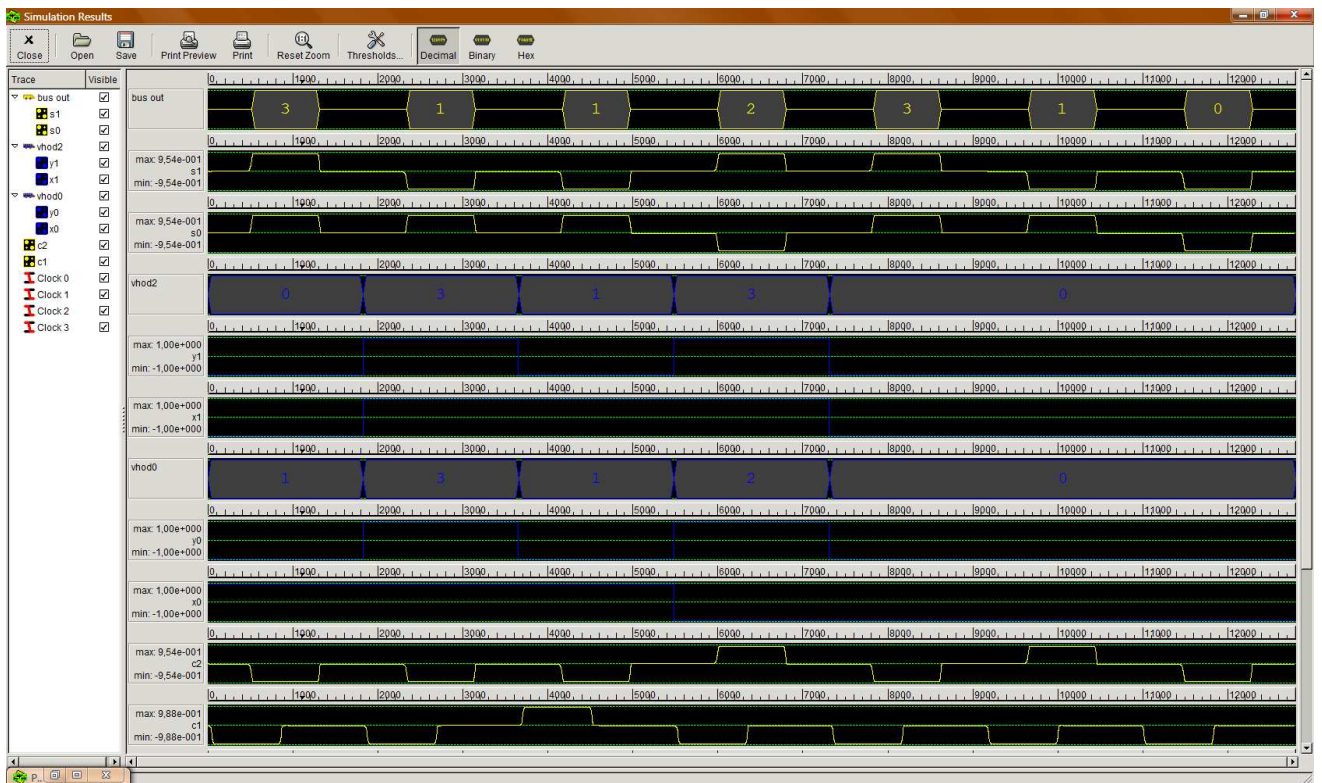
Uporabili smo optimizirano rešitev, ki je opisana v dokumentu Tomaža Orača, Realizacija aritmetično -logičnih primitivov s strukturami kvantnih celičnih avtomatov (<http://rssi.fri.uni-lj.si/sl/teaching/ont/default.asp?lc=sl>).

Paziti je bilo treba na to, da so bili delni rezultati prisotni na vseh vstopih v določen del vezja ob pravem času (potrebne so bile zakasnitve določenih vstopov in izhodov). Seštevanje spodnjih bitov (x_0 in y_0) in s tem tudi prenosa traja 1 periodo, zato je bilo treba vstopa x_1 in y_1 v drugi seštevalnik zakasniti za 1 periodo, saj morata bita tadia vstopa veljavna ob istem času kot c_1 . Na isti način je bilo treba uskladiti še izhod s_0 in s_1 , saj je s_0 na voljo že po 1 periodi, s_1 pa po dveh. Zato smo izhod s_0 zakasnili za 1 periodo in s tem dosegli pravi izhod s_0, s_1 po dveh periodah.

Slika vezja v QCA:



Vezje smo testirali pri različnih vhodnih vektorjih kot tudi na izčrpen način. Npr. pri seštevanju 00+01,11+11,01+01,11+10 je simulator pravilno vrnil naslednje rezultate:



3.2. DVOBITNI ODŠTEVALNIK

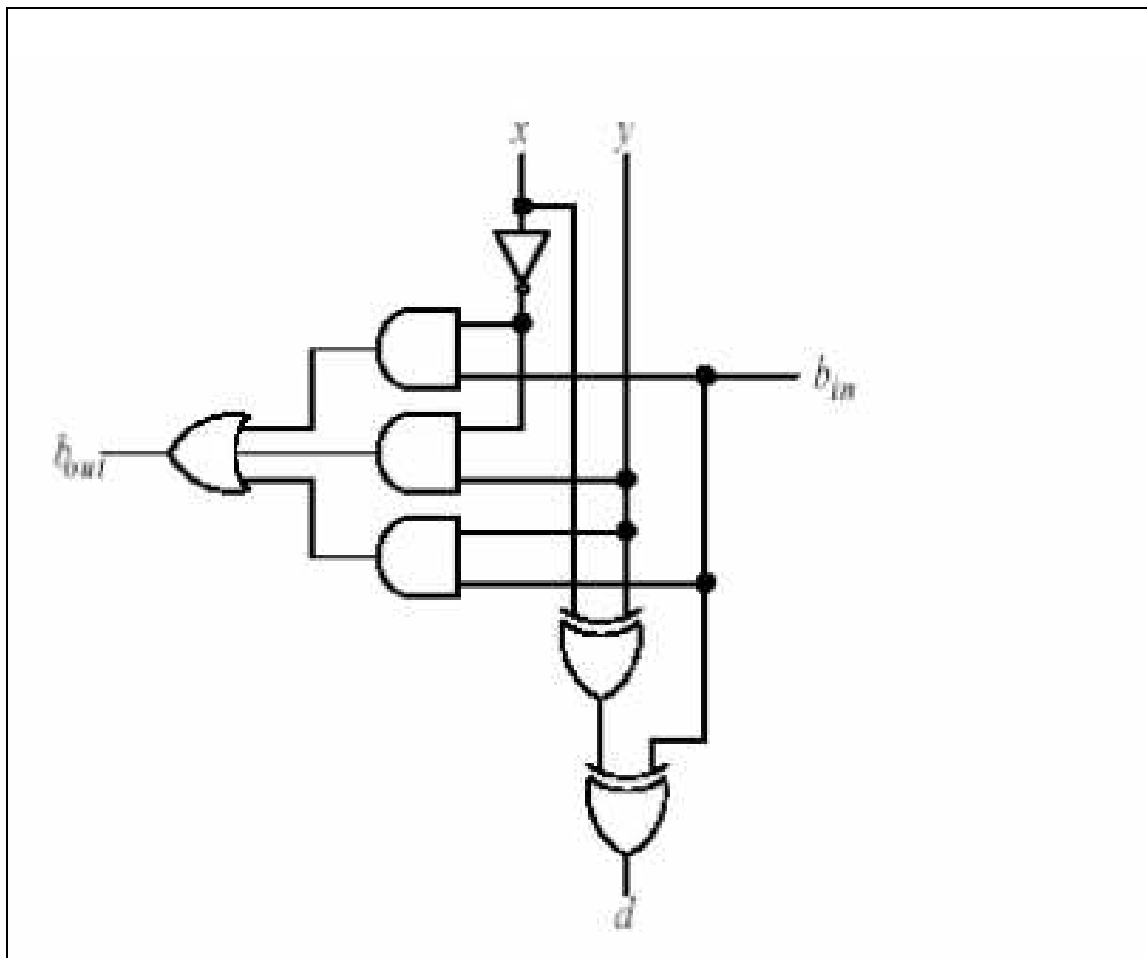
Odštevalnik je narejen podobno kot seštevalnik, z vezavo 2 enobitnih odštevalnikov. Tabela,logične enačbe(dobili smo jih z veitchovo minimizacijo) po katerih deluje odštevalnik:

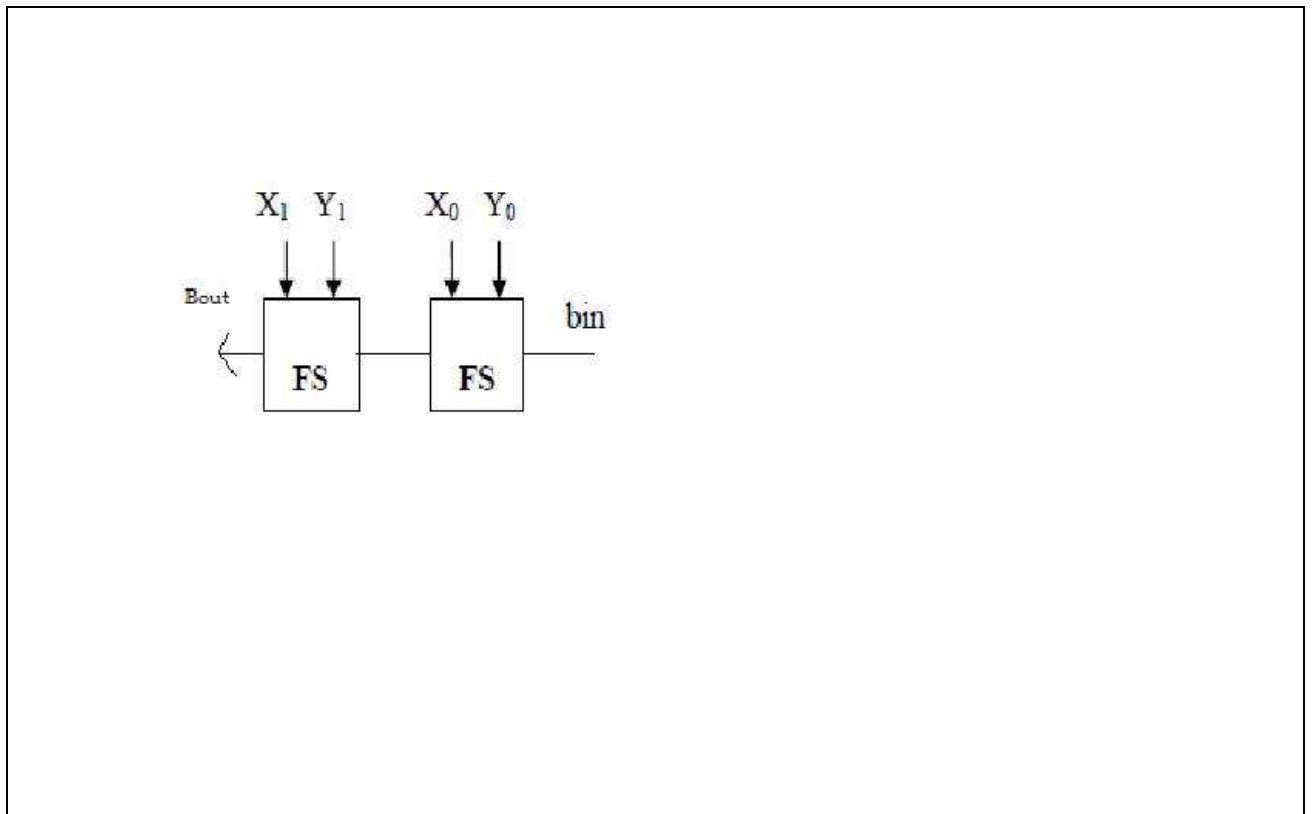
b_{in}	X	Y	b_{out}	D $(x-b_{in}-y)$
0	0	0	0	0
0	0	1	1	1
0	1	0	0	1
0	1	1	0	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	0
1	1	1	1	1

$$D = b_{in} \text{ XOR } x \text{ XOR } y$$

$$b_{out} = x'b_{in} + x'y + yb_{in}$$

Vezje polnega odštevalnika:

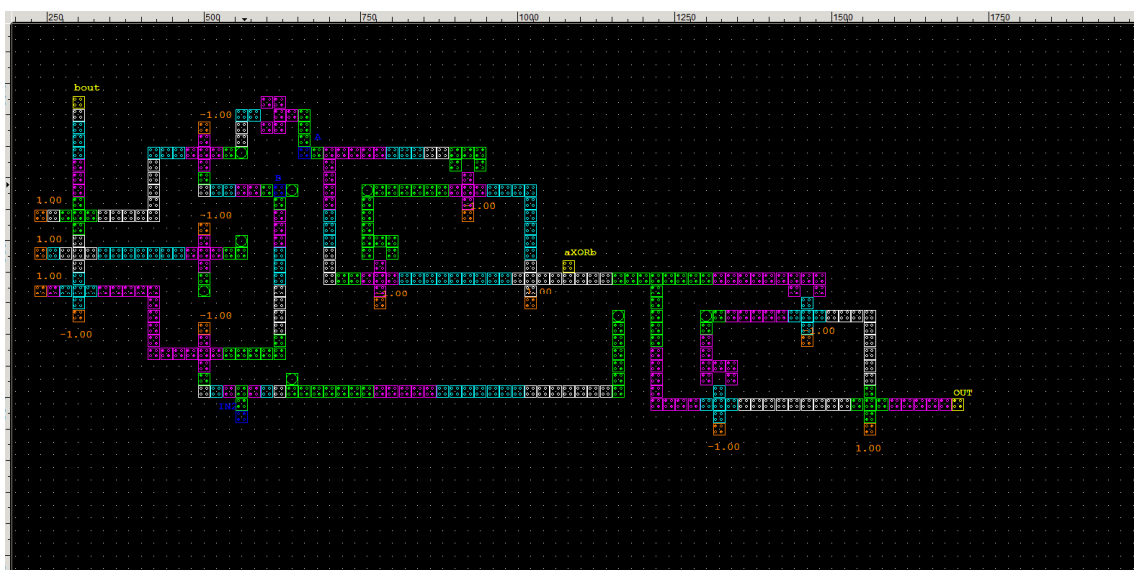




3.2.1 REALIZACIJA ODŠTEVALNIKA S KVANTNIM CELIČNIM AVTOMATOV

1-biten polni odštevalnik nam ni deloval pravilno ves čas, večinoma je narobe računal Borrow-out, pravilno pa je deloval pri računanju razlike. Ker nam odštevalnika ni uspelo narediti stabilnega, ga tudi nismo povezali v 2-bitnega.

Slika 1-bitnega odštevalnika:



3.3 KONTROLNA ENOTA

Ker naša ALE enota vedno izvede vse operacije, je treba na nek način kontrolirati, kateri rezultat naj gre iz enote ven. To naredimo z dvema 4/1 multiplekserjema, ki imata enake naslovne vhode. Sprva nam je uspelo res kompakten multiplekser, a smo ga zaradi težav s povezovanjem z ostalimi komponentami opustili. Kasneje smo uporabili bolj razvejano kontrolo, saj je delovala zelo dobro. .

Kontrolni vhodi so pomenili naslednje:

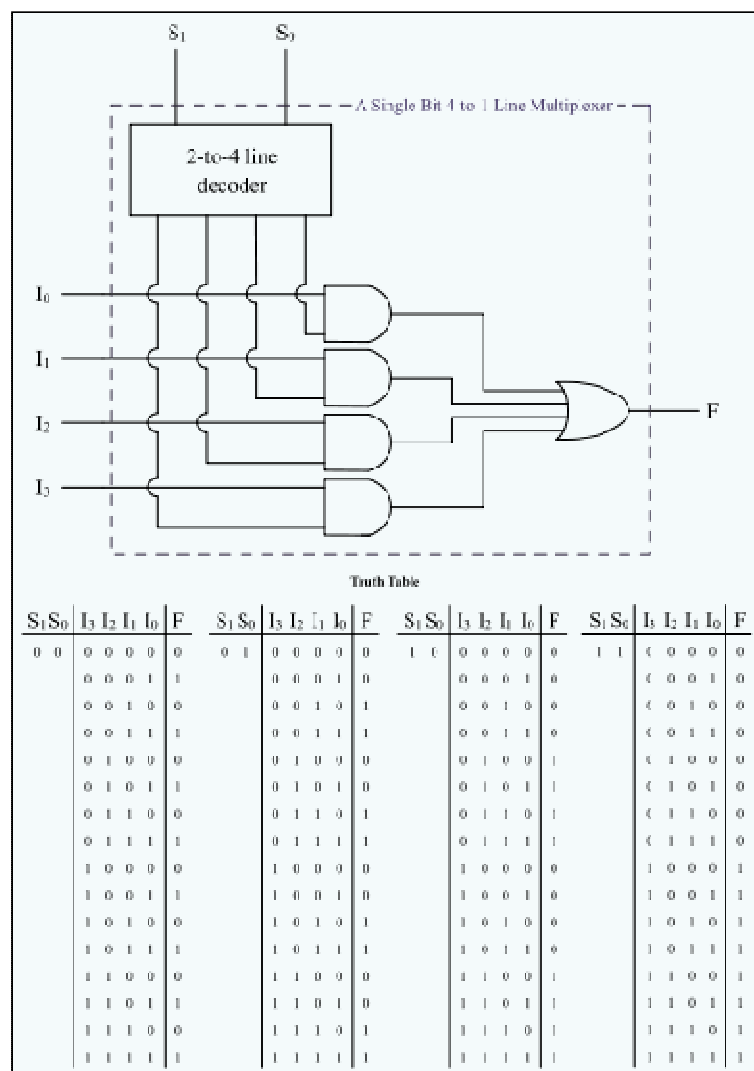
00 Seštevanje

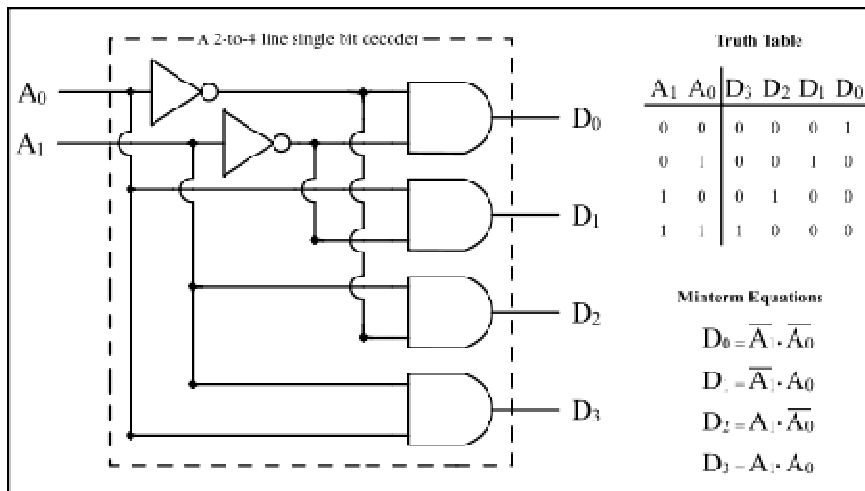
01 Odštevanje

10 Operacija AND

11 Negacija

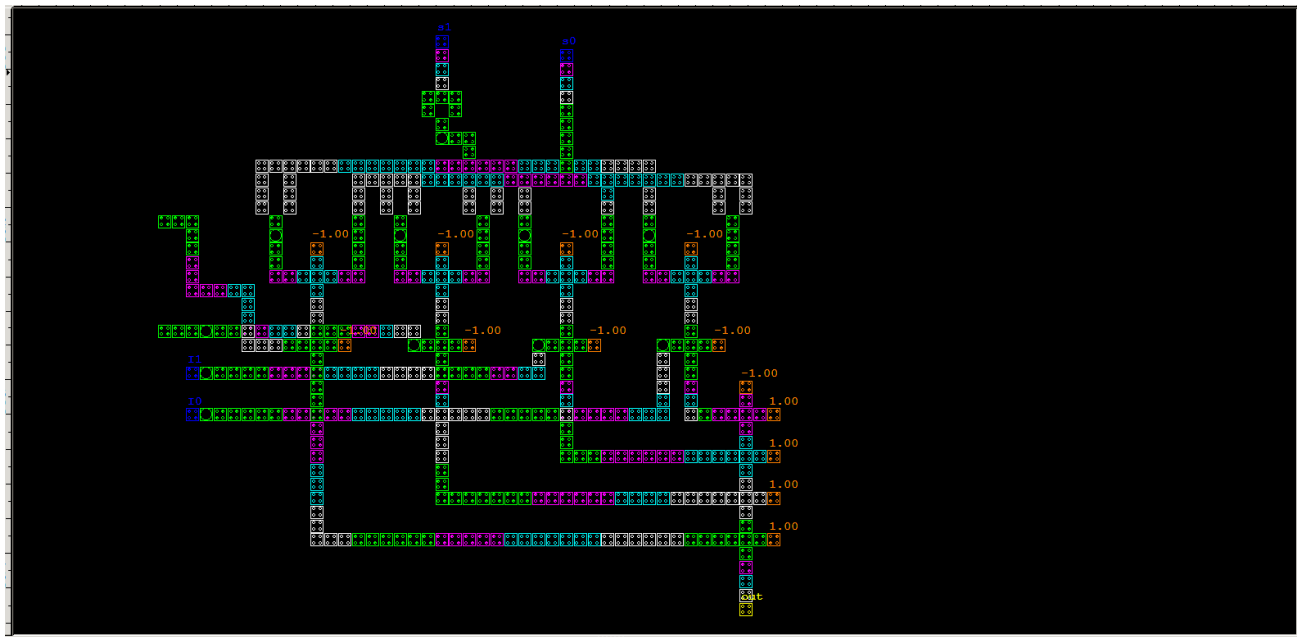
Shema 4/1 multipleksorja in 2/4 dekoderja:



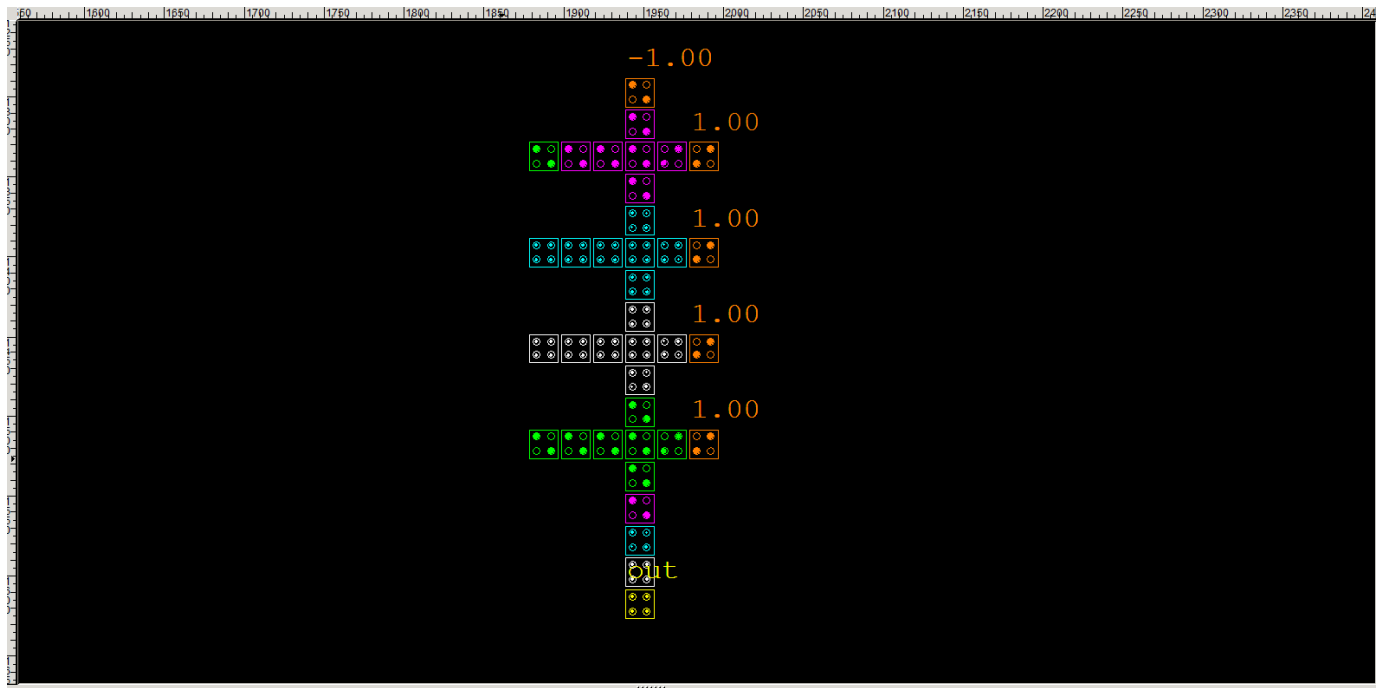


3.3.1 REALIZACIJA KONTROLNE ENOTE S KVANTNIM CELIČNIM AVTOMATOV

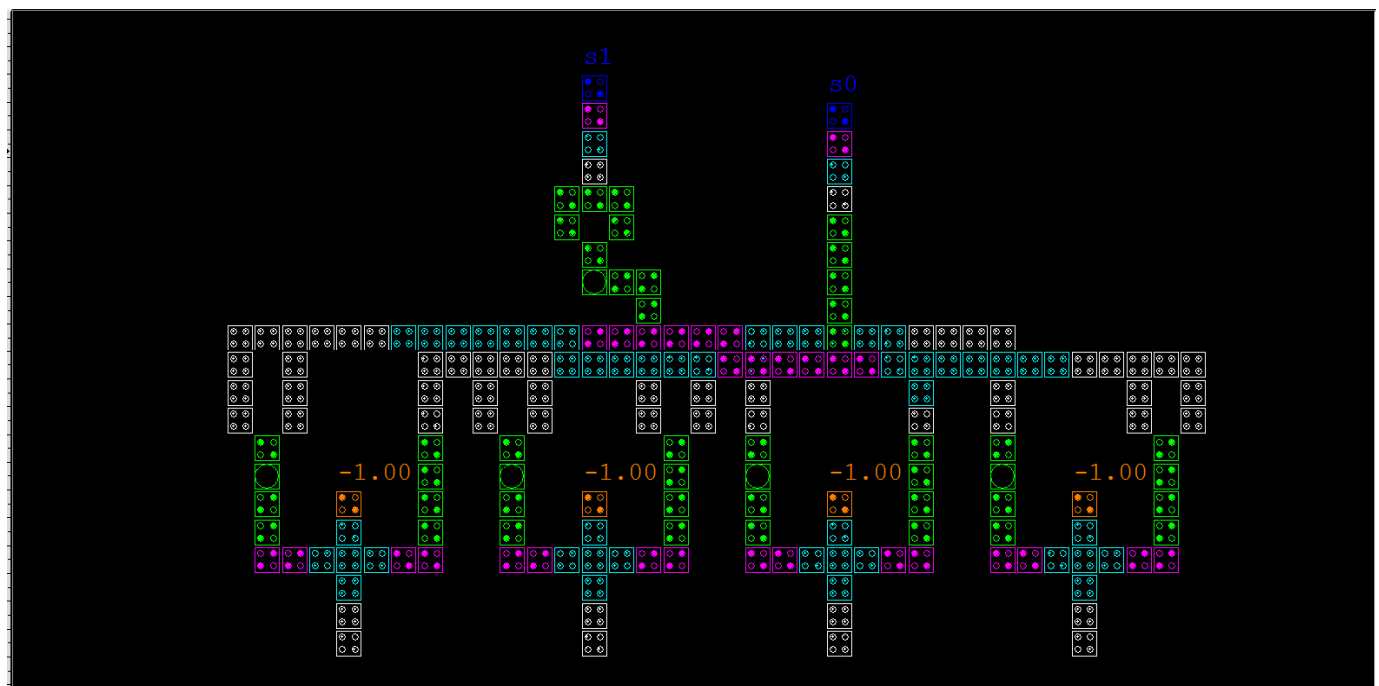
Prva zasnova multiplexorja:



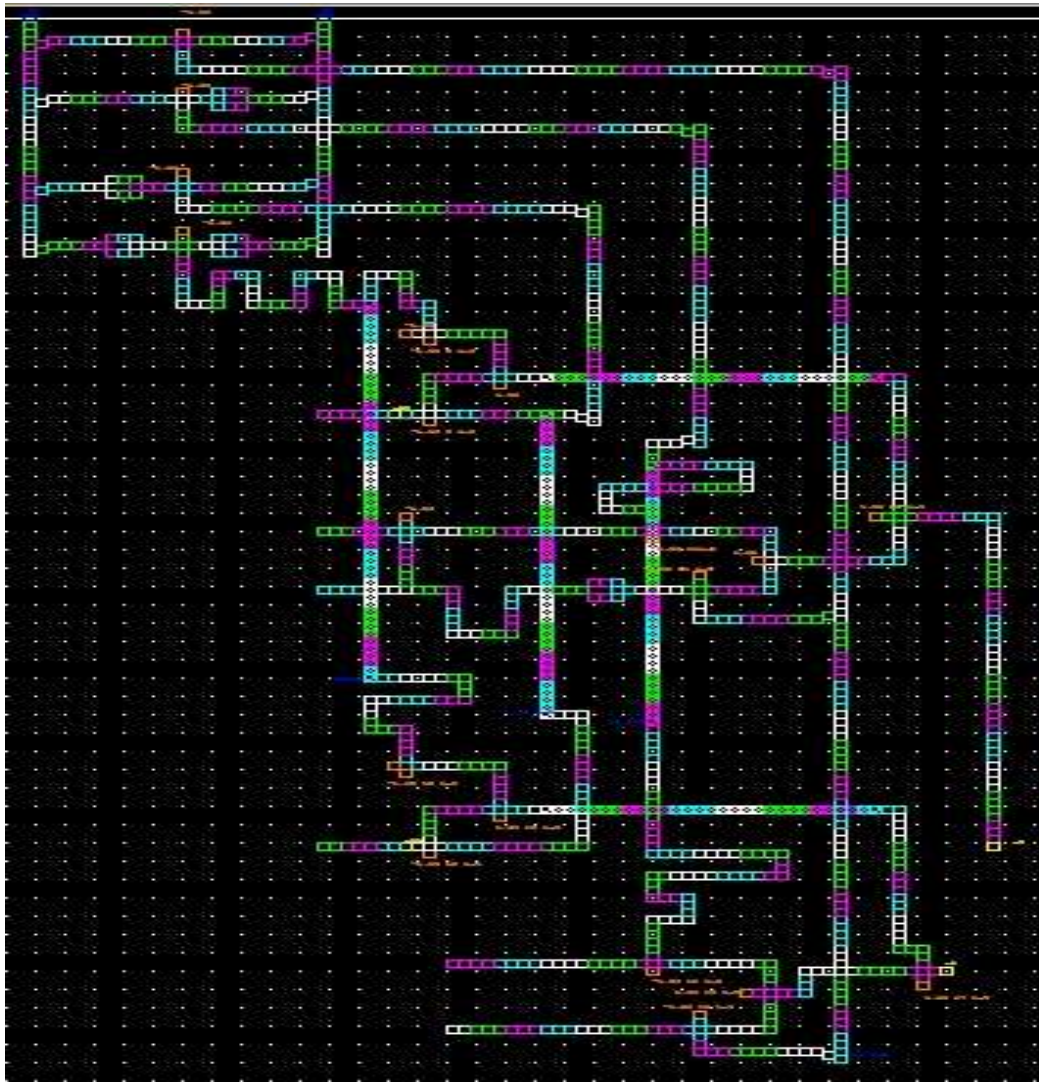
Na tej sliki so zanimiva večvhodna OR vrata, ki zavzamejo dokaj malo prostora:



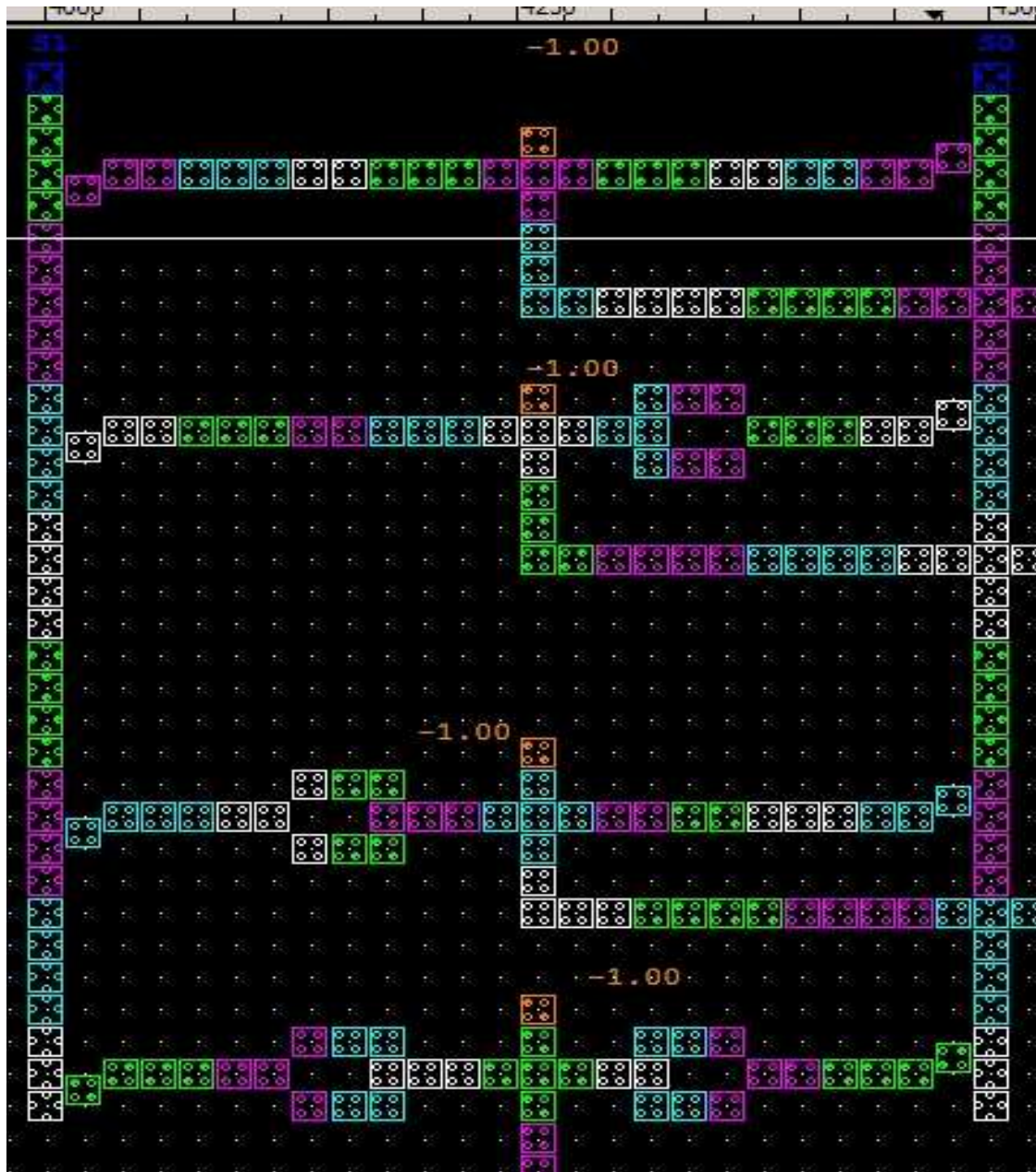
2v4 dekoder, uporabljen pri zgornjem multiplexorju:



2.verzija multiplexorja, ki smo ga kasneje tudi uporabili v našem vezju:



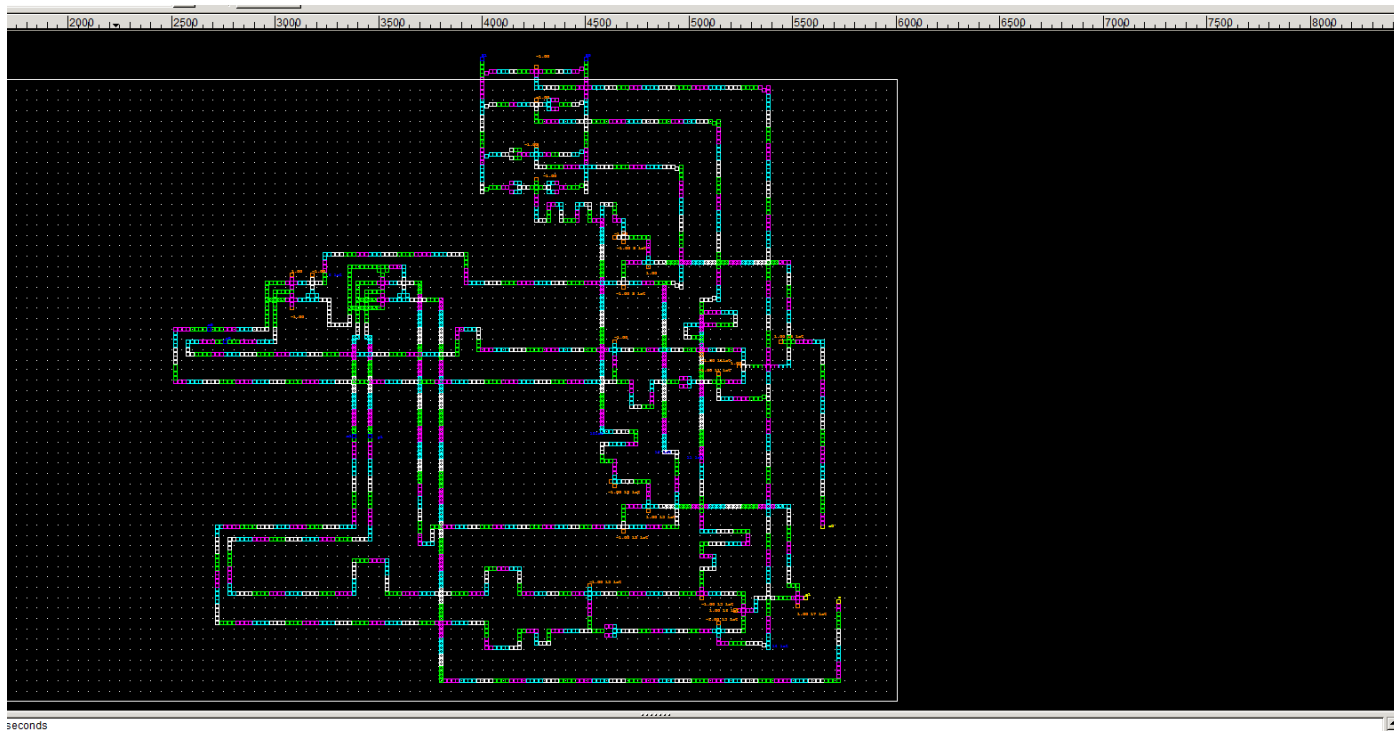
2v4 dekodeer v tem vezju:



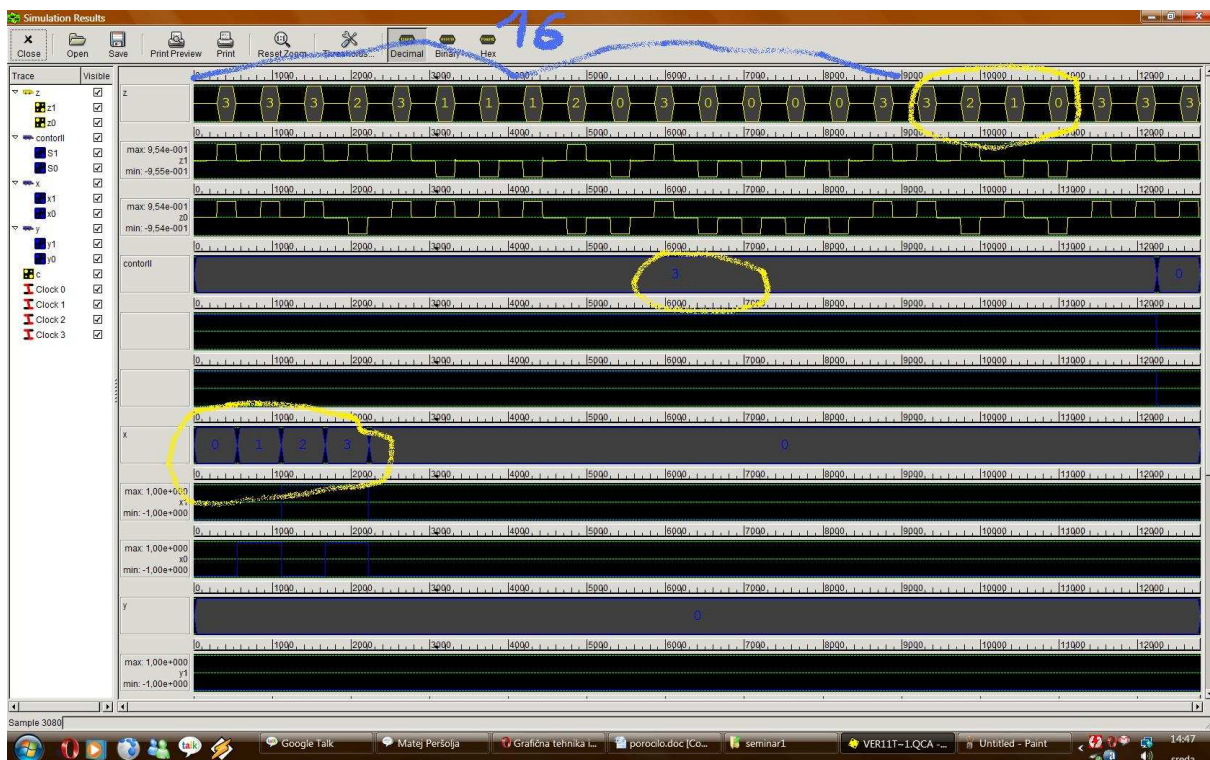
Zakasnitev tega multiplekserja je 16 urinih period, sestavljen je iz 1282 celic. Ker je pri povezavi z drugimi elementi vse delovalo zelo nestabilno, smo se odločili za isto uro na največ štirih celicah.

3.4 CELOTNO VEZJE V QCA DESIGNERJU

Sestavlja ga 2756 celic z skupno zakasnitvijo 16 urinih period.



Testiranje npr. negacije ($S0=S1=1$) pri vhodih vektorja $x=0,1,2,3$ po 16 periodah pravilno vrne rezultat $3,2,1,0$



4. ZAKLJUČEK

Pri seminarski nalogi smo imeli največ težav z vplivom konstant pri vhodih v majoritetna vrata na bližnje celice. Temu primerno smo morali povečati razdalje do bližnjih celic. Težave smo imeli tudi na pri križanju linij, ko smo to delali s stikom 90° in 45° žice, kasneje pa smo se odločili za večplastno križanje in težav je bilo manj. Delo seminarske je bilo za nas nekaj povsem novega, saj za kvantne celične avtomate pred tem sploh še nismo slišali. Program QCADesigner se je tudi nekajkrat obesil, včasih pa je iz neznanega vzroka prikazal različne rezultate pri simulaciji z vektorji in izčrpnem načinu.

5 VIRI

prof. Miha Mraz: predloge za predavanja pri predmetu ONT

Orač, T., 2007. Realizacija aritmetično-logičnih primitivov s strukturami kvantnih celičnih avtomatov. diplomska naloga, Ljubljana. (Osnove QCA, Predstavitev orodja QCADesigner in nekaterih struktur)

K. Walus, G.A. Jullien, V. Dimitrov, "Computer Arithmetic Structures for Quantum Cellular Automata" Copyright IEEE Asilomar Conference on Signals, Systems, and Computers, November 9-12, 2003, Pacific Grove, CA.