



Univerza v Ljubljani
Fakulteta
za računalništvo
in informatiko

Optične in nanotehnologije

Vaje 3



Pomnjenje

Enostavno pomnenje v obliki zakasnitve je že implicitno izvedeno v adiabatno kontrolirani liniji. Ta se obnaša kot zatič (latch).

Enostavnejša realizacija pomnenja.

- Zaradi vgrajene sinhronizacijske ura ni potrebno dodatno sinhronizacijsko vezje, kot v primeru CMOS tehnologije
- Ker QCA celice brez vzbujanja ne zadržijo svojega stanja, pomnenje zahteva zanko v kateri se vzdržuje informacija.



SR pomnilna celica

Osnovna pomnilna enota je SR pomnilna celica

- Enačba in pravilnostna tabela SR pomnilne celice

S	R	q	D ¹ q
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	X
1	1	1	X

$$D^1 q = s V \bar{r} q, \quad sr = 0$$



SR pomnilna celica

Realizacija s QCA

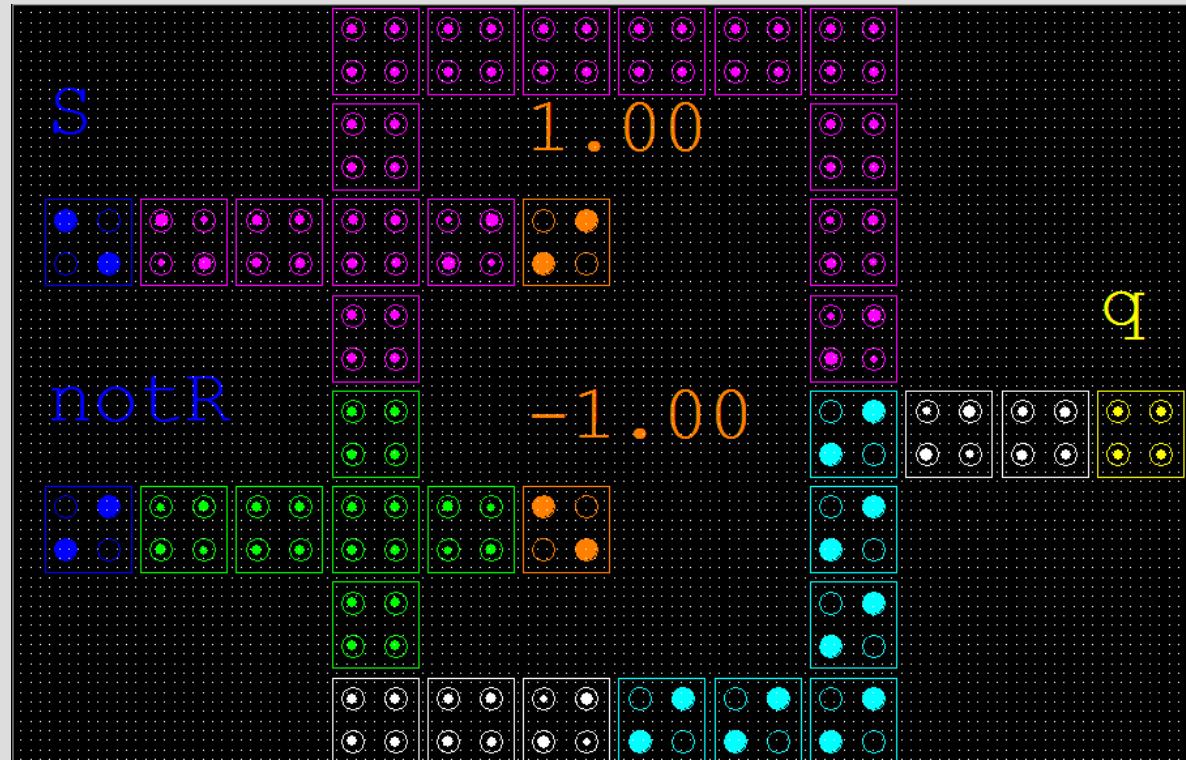
- neposredna realizacija pomnilne enačbe
- zanka z OR vrati, ki jih kontrolira S vhod in AND vrati, ki jih kontrolira NOT(R) vhod

S	NOT(R)	q	D ¹ q
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	X
1	0	1	X
1	1	0	1
1	1	1	1



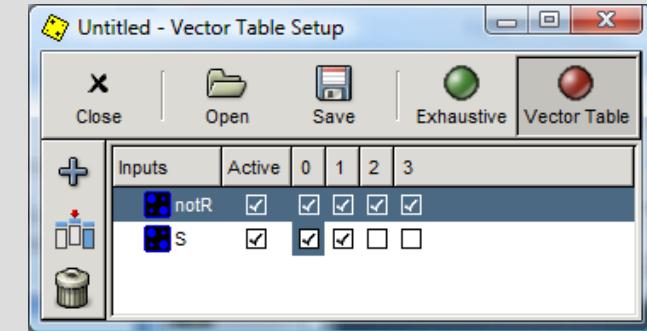
RS pomnilna celica

Realizacija v QCADesigner-ju

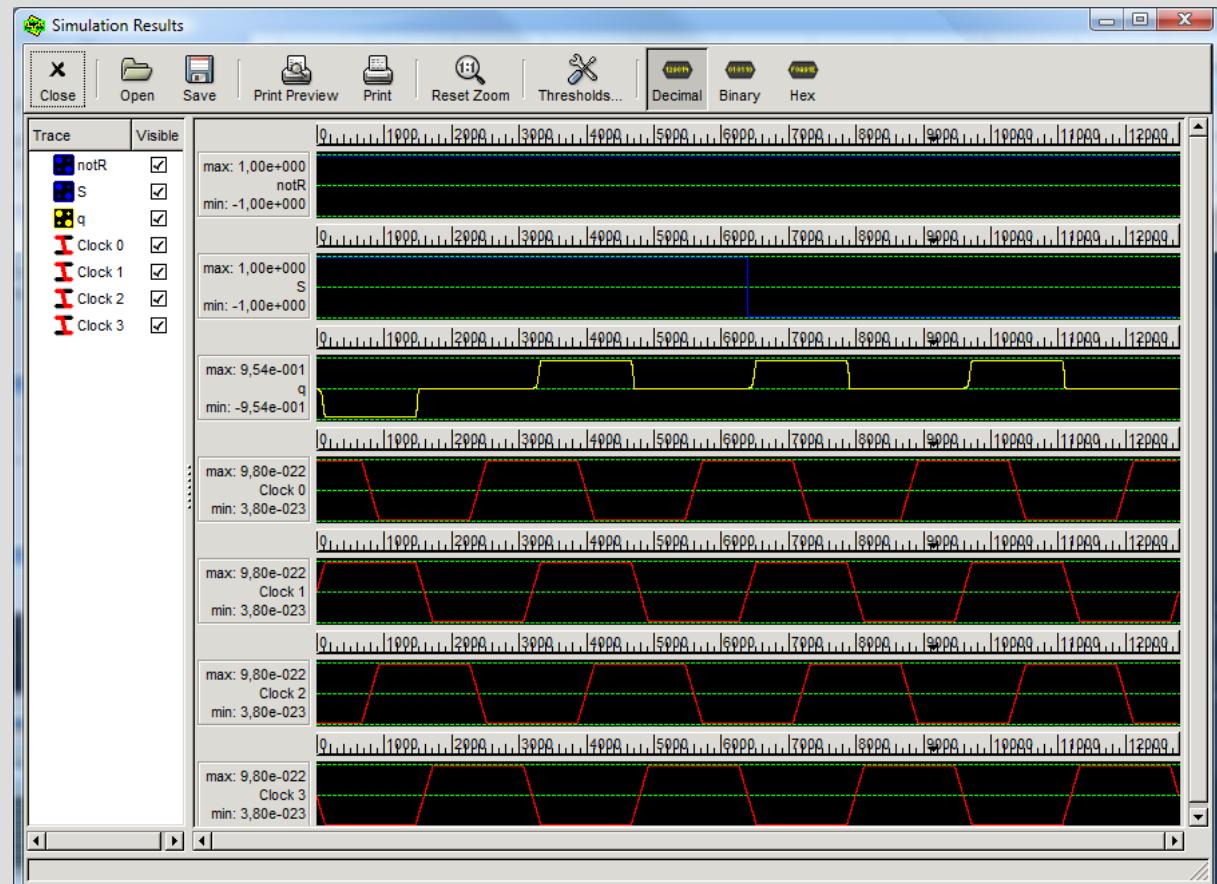




RS pomnilna celica Simulacija in rezultati



Vector table





Dobre prakse načrtovanja

Vhodni signali vedno na isti urini fazi

Čim večje število celic na isti urini fazi

Particioniranje vezja

Logična vrata na isti urini fazi (negator, majoritetna vrata)

Reševanje konfliktnih situacij (vogal, fan-out)

Uporaba več-nivojskih struktur

Vhodni del naj vsebuje enako ali večje število celic, kot izhodni del

Izhodni del naj vsebuje vsaj dve celici



Naloge

Realizirajte

- D pomnilno celico

$$D^1 q = d$$

- T pomnilno celico

$$D^1 q = t \bar{q} V \bar{t} q$$

- JK pomnilno celico

$$D^1 q = j \bar{q} V \bar{k} q$$



Seminarske naloge

1. Kontrola križiča na osnovi števca in avtomata

- Štirje semaforji

2. Naslovni dekoder

- 2/3 bitni naslovni prostor
- 1/2 bitno podatkovno vodilo

3. Generator Hammingove (7,4) kode

- Kodiranje 4 bitne besede z dodatnimi tremi biti
- Dekodiranje in popravek enojne napake

4. Barrel shifter

- 2/4 bitni
- pomik levo, desno za n mest
- krožni, aritmetični, logični pomik

Datum zagovora: 3.12.2010

- Poročilo v tiskani obliki (PDF verzijo poslati po emailu do 1.12.2010)
- Predstavitev